

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-074064

(43)Date of publication of application : 17.03.1998

(51)Int.Cl.

G09G 3/36

G02F 1/133

(21)Application number : 08-231024

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.08.1996

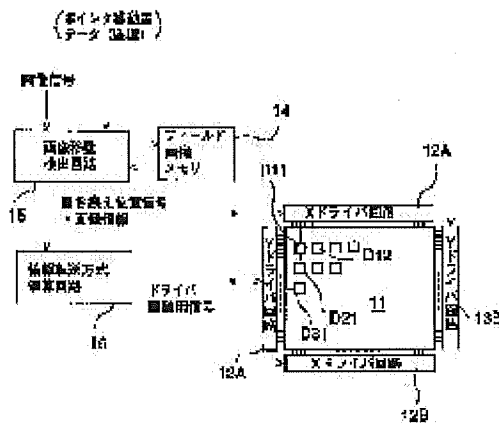
(72)Inventor : MOTAI TOMONOBU
OKUMURA HARUHIKO
ITO TAKESHI

(54) MATRIX TYPE DISPLAY DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To remarkably reduce power consumption at the time of displaying a still picture or displaying a partial moving picture by rewriting the data of only the moving part of display picture information and without rewriting the data while using stored information as to a display part in which a movement is not detected.

SOLUTION: A picture movement detecting circuit 15 detects the movement of a picture from the display picture information reserved in a picture field memory 14 and the picture signal of this time. When the movement is detected, the circuit 15 transmits signals indicating rewriting positions in accordance with the moving amounts and the picture information to an information transfer system calculating circuit 16. Whether an information transfer system is the parallel movement of the picture or the rotational movement of the picture or the like is obtained by calculation. When the information transfer system is the parallel movement of the picture or the rotational movement, the transferring of entire picture information is not needed but it may be sufficient that only information corresponding to the moving amount of the picture are shifted by using picture information of shift registers being in transfer storage display elements D11,



D12....

LEGAL STATUS

[Date of request for examination]

22.02.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3488577

[Date of registration]

31.10.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0

審査請求 未請求 請求項の数8 O L (全 18 頁)

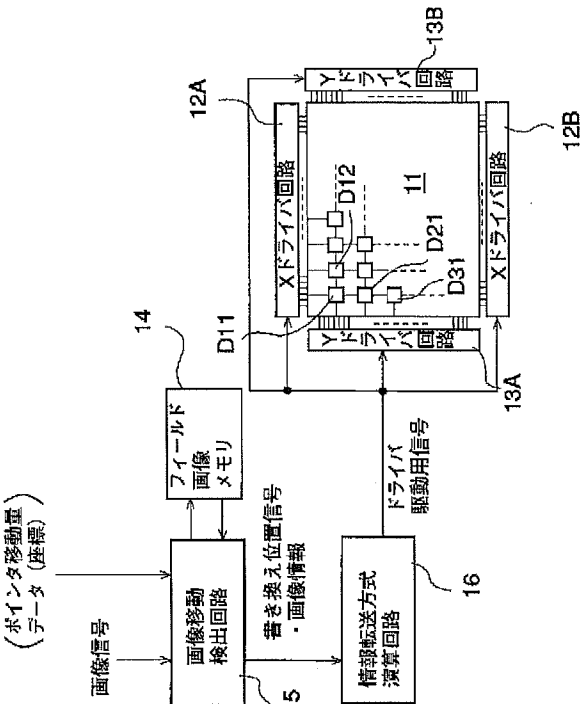
(21)出願番号	特願平8-231024	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成8年(1996) 8月30日	(72)発明者	▲もたい▼ 友信 神奈川県横浜市磯子区新磯子町33番地 株 式会社東芝生産技術研究所内
		(72)発明者	奥村 治彦 神奈川県横浜市磯子区新磯子町33番地 株 式会社東芝生産技術研究所内
		(72)発明者	伊藤 剛 神奈川県横浜市磯子区新磯子町33番地 株 式会社東芝生産技術研究所内
		(74)代理人	弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】 マトリクス型表示装置

(57)【要約】

【課題】マトリクス型表示装置において、静止画表示あるいは、部分的な動画と全画面との相対的な画像移動表示がなされる場合に大幅な消費電力の低減を目的とする。。

【解決手段】表示画素情報を保持し隣接する表示画素に転送する手段D 1 1, D 1 2…により、表示画面1 1の周辺部に構成された駆動回路1 2 A, 1 2 B, 1 3 A, 1 3 Bから供給される信号にたよることなく、画像情報の保持および書き換えを可能としたことで、静止画表示あるいは、部分的な動画・全画面の相対的な移動表示時に対し、大幅な消費電力の低減を実現した。



【特許請求の範囲】

【請求項1】 表示画面の2次元方向にマトリクス状に配置された複数の表示画素と、

この複数の表示画素に沿って水平、垂直方向に配置された複数の配線と、

前記表示画素の夫々に付随して設けられ第1の画面表示タイミングで与えられる第1表示情報を夫々記憶する複数の第1記憶素子と、

前記第1の画面表示タイミングに続く第2の画面表示タイミングで第2表示情報が供給された時に前記第1、第2表示情報を比較して画像の移動の有無を検出する移動検出手段と、

画像の移動が検出されたときに画素単位での画像の移動量を求める手段と、

前記移動検出手段により画像の移動が検出されたときは、移動が検出された画像を含む所定画面領域中の複数の表示画素について前記求められた移動量に応じた画素数だけ前記表示画面上で転送した位置にある画素に前記第2の画面表示タイミングで与えられた第2表示情報に対応する画像を表示し、残りの移動が検出されない画像については前記記憶された第1表示情報に応じて表示する手段と、

を具備することを特徴とするマトリクス型表示装置。

【請求項2】 さらに、前記表示画面を同一クロック動作を行う複数の分割部に分割し、この分割部の境界画素領域に接続された専用配線を介して駆動回路から分割部ごとに画像表示情報を転送する手段を有することを特徴とする請求項1によるマトリクス型表示装置。

【請求項3】 表示画面の2次元方向にマトリクス状に配置された複数の表示画素と、

この複数の表示画素に沿って水平、垂直方向に配置された複数の配線と、

前記表示画素に対して第1の画面表示タイミングで供給された第1表示情報を記憶する第1記憶手段と、

前記第1の画面表示タイミングに続く第2の画面表示タイミングで第2表示情報が供給された時に前記第1、第2表示情報を比較して画像の移動の有無を検出する手段と、

画像の移動が検出されたときにこの画像の移動がポイントによる移動指示であるか否かを検知する手段と、

このポイントによる移動指示である場合、前記ポイントの動作に基づいて画像の移動量を画素単位で求める手段と、

この求められた移動量に応じて対応する画素数だけ前記表示画面上で転送した位置に前記第2の画面表示タイミングで与えられる第2表示情報に対応する画像を表示する手段と、

を具備することを特徴とするマトリクス型表示装置。

【請求項4】 表示パネル上にマトリクス状に配置された配線の交差部に夫々形成された表示画素に対し、あら

かじめ記憶しておいた1つ以上の表示情報と今回表示する画面情報とを比較する手段により、画像の表示パターン変化を検出し、今回表示する画面が現表示画面の移動である場合には、表示装置の画素に対応した移動量を算出し、算出した移動量をもとに隣接あるいは、一定の距離をおいた画素から表示信号情報を順次転送する手段をもって、所望の画像表示を可能としたマトリクス型表示装置において、

表示信号転送回路と表示画素回路とを前記表示パネル上で絶縁膜により分離した異なる層に形成したことを特徴とするマトリクス型表示装置。

【請求項5】 マトリクス状に配置された配線の交差部に夫々形成された表示画素に対し、あらかじめ記憶しておいた現表示画面情報と今回表示する画面情報とを比較する手段により、画像の表示パターン変化を検出し、表示する画面が現表示画面の移動である場合には、表示画素に対応した移動量を算出し、算出した移動量をもとに隣接あるいは、一定の距離をおいた表示画素に対して表示信号情報を順次転送する手段をもって、所望の画像表示を可能としたマトリクス型表示装置において、

マトリクス配線の交差部に夫々形成されたスイッチ素子により、該当する表示画素に表示情報を書き込む手段と上記転送手段とを併用選択することで表示を行うとともに、マトリクス配線の交差部のスイッチ素子と表示情報を順次転送する回路への情報供給選択スイッチ素子とを同一配線から供給される3値以上の信号レベルにより制御することを特徴とするマトリクス型表示装置。

【請求項6】 マトリクス状に配置された配線の交差部に夫々形成された表示画素に対し、あらかじめ記憶しておいた1つ以上の表示画面情報と今回表示する画面情報とを比較する手段により、画像の表示パターン変化を検出し、今回表示する画面が現表示画面の移動である場合には、表示画素に対応した移動量を算出し、算出した移動量をもとに隣接あるいは、一定の距離をおいた表示画素から表示信号情報を順次転送する手段をもって、所望の画像表示を可能としたマトリクス型表示装置において、画像情報を順次転送する転送回路を電荷転送型の構成とし、転送電荷量で各表示画素に形成されたスイッチ素子を制御することを特徴とするマトリクス型表示装置。

【請求項7】 マトリクス状に配置された配線の交差部に夫々形成された表示画素に対し、あらかじめ記憶しておいた1つ以上の表示画面情報と今回表示する画面情報とを比較する手段により、画像の表示パターン変化を検出し、今回表示する画面が現表示画面の移動である場合には、表示画素に対応した移動量を算出し、算出した移動量をもとに隣接あるいは、一定の距離をおいた表示画素から表示信号情報を順次転送する手段をもって、所望の画像表示を可能としたマトリクス型表示装置において、表示情報転送手段により保持されている表示情報信

号と、周期的に変化するランプ信号を比較し、ある一定以上の電圧差となった場合に開放状態となるスイッチを表示画素毎に形成し、スイッチ素子の一方には表示電極が、また、一方にはランプ信号に同期した交流波形が入力されることで、前述のスイッチの開放時の信号が保持され、交流駆動を可能としたマトリクス型表示装置。

【請求項8】マトリクス状に配置された配線の交差部に夫々形成された表示画素に対し、あらかじめ記憶しておいた1つ以上の表示画面情報と今回表示する画面情報とを比較する手段により、画像の表示パターン変化を検出し、表示する画面が現表示画面の移動である場合には、表示装置の画素に対応した移動量を算出し、算出した移動量をもとに隣接あるいは、一定の距離をおいた画素から表示信号情報を順次転送する手段をもって、所望の画像表示を可能としたマトリクス型表示装置において、適当に分割した表示領域の表示情報を制御する演算回路を設け、入力表示情報に対して、あらかじめ分割された表示領域に対応する駆動信号を演算し、かつ各表示領域の演算回路に転送・個別に信号処理することで、基板上に形成した駆動回路へ信号を供給することを特徴とするマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、複数の表示画素が2次元方向に配列され、表示画面の一部もしくは全部がスクロールする表示状態および静止画像表示状態を有する画像表示を行うマトリクス型表示装置に関する。

【0002】

【従来の技術】複数の画素が2次元方向に配列されたマトリクス型表示装置としては、液晶表示装置がある。この液晶表示装置は薄型軽量であり、かつ低電圧での駆動が可能であるため、腕時計、電卓をはじめとして、ワードプロセッサやパーソナルコンピュータや小型ゲーム機器等に広く用いられている。最近ではペン入力電子手帳としてのニーズが高まり、携帯用端末機(PDA)への需要が拡大している。

【0003】一方、マルチメディア化が進むにつれて複数表示を同一画面に表示するようになると、大画面化および高精細化が条件となり、情報量も増え、駆動周波数が高くなる。よって、これに伴いより高速動作が可能なICの開発が必要となってくる。

【0004】更に、駆動周波数が高くなることによる消費電力の増加が問題となり低消費電力化のための駆動方法が例えば特開平3-271795に提案されている。この方法を以下の説明ではマルチフィールド駆動法と称する。

【0005】従来、マトリクス状に配列された画素に画像信号を書込む場合、図22(a)、(b)に示すように、行方向に配列された複数のアドレス線a1, a2, a3...amを走査回路SCにより順に走査信号VG

(i)で走査してゆき、走査されたアドレス線に接続されている横一列の全てのTFTスイッチ素子がオンとなり、信号線ドライバ回路DCに接続された信号線s1, s2, ...snからの画像信号VS(j)が画素電極に書き込まれることになる。

【0006】ここで、アドレス線a1と信号線s1とに接続された表示素子D11の構成を図23に示す。なお、図22には示されていないが、アドレス線a1には補助容量線b1が併設されている。アドレス線a1に供給された走査信号VgateはTFTのスイッチング素子TFT11のゲートに供給され、このスイッチング素子TFT11はオン状態となる。この状態で信号線s1に画像信号Vsigが与えられると、液晶による容量素子CLCと補容量Csとに対応する画素に画像信号Vsigに対応する電荷が保持され、所定の液晶表示が可能となる。

【0007】このようにして、図22の従来の表示部において同一のアドレス線に接続されている同一行のTFTスイッチング素子はオン状態となるから、同一行に配設された全ての画素に所望の画像信号を与えなければならない。つまり、前フィールドと今回フィールドにおいて同じ画像を表示する場合には、同一の画像信号をその都度、信号線s1, s2, ...snのうちの所定の信号線に供給しなければならない。

【0008】ただし、液晶の駆動方法として一定周期で極性を反転する必要がある場合、同一画像を表示する場合においても、対向電極に対し極性の反転した画像信号を加えることになる。ただし、液晶が劣化しない条件内であれば、駆動周波数をより低速化できる。前記マルチフィールド駆動においても、複数のサブフィールドにより1フレームを構成しているため、1画素についてみると駆動周波数がサブフィールドの数だけ分周され、低速化していることになる。またこれによつて消費電力を大幅に低減している。

【0009】一方、ウィンドウ内で動画を表示し、ウィンドウ外で静止画を表示する場合、ウィンドウを表示する画素に接続されているアドレス線に関しては駆動周波数を高くしておく必要がある。しかしながら、従来のマルチフィールド駆動法を用いた場合、動画を表示する画素においても駆動周波数が低くなっており、駆動周波数が低くなったことによる残像現象が生じてしまう。

【0010】また、複数画面を1つの画面に表示する要求は、一方で、表示装置の大画面化を進め各種ドライバからの信号を伝達するアドレス線・信号線長が長くなる結果となり、結果として、配線自身の容量値の増加をもたらす。その上、配線の断線防止のために配線幅も必然的に幅広くなる傾向があるため、さらに容量値の増加を招くことになる。

【0011】このため、余裕ある信号伝達を行うためにはドライバの駆動能力を高めることが必要となり、ドライバの消費電力が増加することになる。

【0012】また上述の通り、静止画表示にも関わらず、同一の画像データを再送するためにアドレス線や信号線を再度駆動することは、配線やその配線に接続されているスイッチ素子等のトータルの容量が大きい場合には、消費電力が大きくなり不経済であった。そのため、静止画あるいは、表示画面が一部だけ書き替わる表示において、配線に供給する駆動信号を低減あるいはなくする方法が切に要望されていた。

【0013】

【発明が解決しようとする課題】上述のごとく、マトリクス配置された表示画素は常時リフレッシュされており、静止画あるいは、表示画面中のウインドウなどの一部のみ書き替わる場合においても、表示画面全体について常時書き換えが行われている。このため、表示画像の情報を書き換える必要がない画像情報も再度書き換えるので、必要としない素子駆動のために無駄に電力が消費されていた。

【0014】そこで、この発明は、静止画表示あるいは、表示画面中のウインドウにおける部分的な動画表示などの全画面と部分画面との相対的な画像移動表示がなされた場合に大幅な消費電力の低減を可能とするマトリクス型表示装置を提供することを目的とする。

【0015】

【課題を解決するための手段】この発明のマトリクス型表示装置は、表示画面の2次元方向にマトリクス状に配置された複数の表示画素と、この複数の表示画素に沿って水平、垂直方向に配置された複数の配線と、前記表示画素の夫々に付随して設けられ第1の画面表示タイミングで与えられている第1表示情報を夫々記憶する複数の第1記憶素子と、前記第1の画面表示タイミングに続く第2の画面表示タイミングで第2表示情報が供給された時に前記第1、第2表示情報を比較して画像の移動の有無を検出する移動検出手段と、画像の移動が検出されたときに画素単位での画像の移動量を求める手段と、前記移動検出手段により第2の画面表示タイミングで画像の移動が検出されたときは、移動が検出された画像を含む所定画面領域中の複数の表示画素について前記求められた移動量に応じた画素数だけ前記表示画面上で転送した位置にある画素に前記第2の画面表示タイミングで与えられた第2表示情報に対応する画像を表示し、残りの移動が検出されない静止画像については前記記憶された第1表示情報に応じて表示する手段とから構成されている。

【0016】上記の構成により、表示画像情報の移動部分のみデータの書き換えを行い、移動が検出されない表示部分は記憶情報を用いてデータの書き換えを行わないようにしたので、静止画や部分的な動画・全画面の相対的な移動表示時に、従来の表示画像情報に関わらず常に表示データの書き換えを実施していた方法に比べ、大幅な消費電力の低減が可能となる。

【0017】

【発明の実施の形態】以下、この発明の複数の実施の形態について夫々図面を参照して説明する。

【0018】図1に第1の実施の形態の回路および駆動方法の構成を示す。この図1の表示部11はこの実施の形態では液晶表示部であり、従来技術の薄膜半導体プロセスで作成することができる。図中の表示部11中には、後で詳細に説明するスタティック型の双方向のシフトレジスタと光変調素子である液晶素子（以下、表示素子とする）が組み合わされた転送記憶表示素子D11、D12、…が形成され、双方向シフトレジスタに転送された表示情報に対応した表示が可能となっている。また、このシフトレジスタは、転送方向を制御する信号により転送方向が自由に変更できるシフトレジスタとなっている。表示部11には一対のXドライバ回路12A、12Bおよび13A、13Bが接続され、表示データはX、Yドライバ回路12A、12Bおよび13A、13Bより表示部11の周辺画素の左右端あるいは上下端方向より供給され、供給された表示情報はシフトレジスタにより順次指定した転送位置の画素に転送される。この画像信号の転送と同時に順次表示情報がドライバ回路より供給される。表示素子の情報表示は、転送中に絶えず表示し続けるようにしても、あるいは転送情報が所定の表示位置に達した後、転送したシフトレジスタに保持された表示情報を表示素子に送り表示する。

【0019】ここで、表示画像に関しては、画像フィールドメモリ14にあらかじめ保存してある1フィールドあるいはそれ以上前の表示画像情報と今回与えられた画像信号とから、画像移動検出回路15において画像の移動を検出する。画像の移動が検出された場合、その画像の移動量に応じた書き替え位置を示す信号および画像情報が情報転送方式演算回路16に送られ、画像情報の転送方式が画像の平行移動か、あるいは回転移動であるかなどが演算により得られる。画像情報の転送方式が画像の平行移動か、あるいは回転移動である場合には、X、Yドライバ回路12A、12Bおよび13A、13Bからの画像データ供給とシフトレジスタ動作により全画像情報を転送するのではなく、転送記憶表示素子D11、D12、…中のシフトレジスタに保持されている画像情報を使用して画像の移動量に対応した情報のシフトを行うだけでよい。そのため、情報転送方式演算回路16で演算された画像の移動量から、表示部11の表示素子D11、D12、…に対応する位置にある画素に対応した移動量を計算し、シフトレジスタによる表示情報の上下左右方向への移動とX、Yドライバ回路12A、12Bおよび13A、13Bによる駆動信号の供給とで良いことになる。このX、Yドライバ回路12A、12Bおよび13A、13Bによる駆動は、情報転送方式演算回路16で演算された画像の移動量を表す信号をドライバ駆動用信号としてX、Yドライバ回路12A、12Bおよ

び13A, 13Bに供給することでなされる。なお、画像の移動量は画像信号そのものから演算で求めることができるほか、マウスの操作によるポインタの現在位置と移動先との間の移動量を表す座標データを得るようにしてもよいことは勿論である。この実施の態様回路における動画成分の抽出ならびに表示画像のパターンの移動の有無とその移動量の特定を行う処理系とにより、全画面変更時には従来型のマトリクス型駆動による表示を行い、静止画像あるいは表示画像パターン移動による画面移動がある場合には、シフトレジスタ駆動による転送により、全画面あるいは、一部画面の書き換えが不要となる。

【0020】この実施の態様における表示画像のパターンの例としては、テキストデータ等の上下方向スクロールや地図画面表示に見られるようなナビゲーションソフト、CADソフトの表示でみられるような上下左右方向のスクロールや回転表示があり、いずれもこの実施の態様における駆動方法による適用が可能である。適用例として、テキストビューワや地図用ビューワのような表示装置への利用が特に本実施の態様の効果が大いだが、特定用途の利用の他に、一般の表示装置としての利用も可能である。

【0021】以下、図1に示した転送記憶表示素子D11, D12, …の構成例を素子D11を代表して説明する。

【0022】転送記憶表示素子D11の表示部分の構成は図23に示した従来の液晶マトリクス型表示装置の構成と同様であり、アドレス線に接続されたTFTスイッチ素子を通して、画像信号の選択、表示素子への信号書き込みを行っている。この発明の実施態様の転送記憶表示素子D11では、以下に説明するように、この従来回路にシフトレジスタと制御用信号配線を加えることで回路が構成可能である。すなわち、図2に示された転送記憶表示素子D11は、ダイレクトに信号駆動する従来のアクティブマトリクス型表示装置の回路の他に、表示データを順次転送する前記の転送記憶回路を有する構造となっているので、図23と同一の部分は同一の参照符号を付してその説明は省略する。図2は、左右(X)方向に転送回路を有した場合の例であり、上下(Y)方向に同シフトレジスタを構成した場合には、前述テキストビューワとしての構成が可能となる。

【0023】図2において、転送記憶回路は、情報供給ラインILを介して画像表示情報Vdataが供給される双方向シフトレジスタSR11を含む。この双方向シフトレジスタSR11には電源端子Vdd, Vssが接続され、クロックラインCL1, CL2に供給されるクロック信号を介して2種類のクロックVCLK1, VCLK2を供給するタイミングを制御することによって、保持された表示情報をX方向の前後の表示素子に転送できる。

【0024】ここで、画像信号の供給方向と、シフトレ

ジスタの転送方向については、平行である場合と直交する場合が考えられるが、表示装置の使われ方や頻繁に表示されるパターンをもとに適宜選択すればよい。動作例としては、最初に専用配線IL, CL1, CL2を用いて表示素子CLCならびに、シフトレジスタSR11に画像情報が書き込まれる。次に、表示パターンが図中を右に移動した場合には、演算回路16で移動する画素数を計算し、右に移動するための移動信号を専用配線より各画素位置のシフトレジスタに送ることで、画像パターンの移動を可能とする。なお、この時のクロック供給源としては、クロックラインCL1, CL2の代わりに図中のCs配線を利用しても構わない。

【0025】図2では、左右方向の移動に関する情報のシフトは専用のシフトレジスタ回路SR11により行うが、例えば上下(Y)方向のシフト動作についても1ラインずつの信号をスキャンしながらシフトする動作で移動できる。方法としては、移動先のシフトレジスタ、例えば図1の転送記憶表示素子D21のシフトレジスタが信号を受け取れる状態とし、先のアドレス線a1につながるスイッチTFT11を介して供給される移動もとのシフトレジスタ信号を、信号線S1を通してアドレス線a2につながるスイッチTFTを介して移動先のシフトレジスタに送る。送った後に移動先シフトレジスタを保持モードにすることで、信号の転送が完了する。

【0026】シフトレジスタを用いて上下左右方向に転送する回路を有した場合の例が図3に示した例である。図3において、表示素子である液晶容量CLCに4方向のシフトレジスタSR11aが接続されており、左右(X)あるいは上下(Y)方向の転送信号VCLK1~VCLK4により、画像情報Vdata1の水平方向転送、ならびに画像情報Vdata2の水平方向転送がなされる。

【0027】斜め上方向、斜め下方向への画像転送に関しては、その移動量に応じて左右方向の転送信号VCLK1, VCLK2および上下方向の転送信号VCLK3, VCLK4を交互あるいは一定の割合で送り、画像情報の移動を実施すればよい。

【0028】ところで、多くの表示装置はカラー表示装置である。例えば、RGB表示画素が横に配列された縦ストライプ型配列の場合には、左右方向の画素情報は、3つ先の同一表示色(RGB)の画素へ情報転送をする必要がある。しかし、このような画素単位あたりの画像移動ごとに3つ先の画素へ情報を転送する方法は消費電力の面より有効な方法といえない。そこで、図4のごとく各表示色の画素毎のシフトレジスタを直接接続する方法がよりよい方法となる。

【0029】図4において、4方向シフトレジスタSR11aに赤の画素Rが付属して形成されているものとすると、その出力端子はこれから水平方向に3つ目の4方向シフトレジスタSR11dに接続され、赤の画素Rが付属して形成されている。垂直方向に並んだすべての4

方向シフトレジスタSR21a、SR31a…には対応して赤の画素Rが付属して形成されている。同様にして、SR11dの垂直方向に並んだすべての4方向シフトレジスタにも対応して赤の画素Rが付属して形成されている。

【0030】また、4方向シフトレジスタSR11bには緑の画素Gが付属して形成され、同様に2つ置きに水平方向の4方向シフトレジスタに順次接続されている。青の画素Bについても同様に接続されている。

【0031】このように図4の例は、縦ストライプパターンでの回路接続例であるが、同様にデルタ配列などの配列パターンへの適用も可能である。現在主流となっているソフトの多くは、実行画面がウィンド内に表示される場合が多い。また、このウィンドの形状はほとんどが長方形をしており、本構成装置の表示方法に適用しやすい表示構成となっている。具体的には、あるソフトを実行すると実行のための長方形のウィンドが画面に表示され、ウィンド内の表示がソフトの内容に対応して変化する。しかし、実行し、注目しているウィンド内のソフトの表示状態は、多分、アクティブに変化しているが、それ以外の表示画面の多くは、一部の表示、例えば、時計の針等が変化する程度で、大きな画面変化は見られないのがほとんどである。近年、表示画面が大型化することで、いくつものソフトを画面に広げての使用方法が一般化しつつあり、表示画面すべてに現在使用中のソフトを表示する面積が減少する傾向にある。この傾向は、まさに、いくつも開いたウィンド画面の中で、アクティブに表示が変化する画面が減少することを意味する。言い換えれば、静止画表示部分の増大を意味している。そのため、例えば、常に移動する可能性があり、画面内移動量の大きなポインタ（マーカ）と本装置とを連動させることで、さらにこの実施の態様の装置の特徴を生かした表示が実現できる。特に、ウィンド画面移動等には、必ずといっていいほど、ポインタによる指示による位置指定とこれに連動するようにウィンド画面が移動することが多くなり、ポインタの移動量に対しては、ハード的あるいは、ソフト的な検出により座標検出可能であると考えられる。特に、現在主流のポインタであるマウスを使用しての移動量検出は、多くのコンピュータでソフト的に処理されているので、OSレベルでの情報授受が可能であれば、本処理は容易に実現可能である。通常、コンピュータと表示装置は、独立しており、規格化された映像信号で表示情報を表示装置に転送することで表示をおこなっている。そこで、本実施装置のように、従来型表示装置との互換性が必要となる。このため、方法としては、映像信号のブランキング期間に必要な情報を転送することが考えられる。また、供給信号線を増やすことが可能であるのならば、映像信号に同期した本表示装置に対する制御信号を送ることで、目的の表示が可能である。

【0032】ここで、図5に示したフローチャートを参照して図1に示した実施の態様装置の動作について説明する。

【0033】図1において、今回のフィールドの画像情報に先立つ前回のフィールドの画像情報が予めフィールド画像メモリ14に記憶されている。

【0034】この状態で今回のフィールドの画像情報が画像移動検出回路15に供給されると、図5のステップS1にて動画が検出されたか否かがチェックされる。ここで今回のフィールドの画像情報中に動画が検出されるとつぎのステップS2に移行し、ここで動画が矩形の図形であるか否かがチェックされる。矩形の図形でない場合は画像パターンの移動量に応じた移動先の書き替え位置を表す位置信号を演算回路16において算出し、シフトレジスタを介さない情報転送が実行される。動画が矩形の図形である場合には、ステップS3において矩形の図形の大きさを計算して求めることにより移動図形の特定を行う。続いて、ステップS4で画像パターンの移動がポインタからの指示によるものであるかがチェックされ、YESであれば次のステップS5で画像移動検出回路15においてマウスなどのポインタの移動量を検出する。

【0035】ポインタによる移動でない場合は、ステップS6に移行して、入力デバイスあるいは表示ソフトからの移動量を検出し、あるいは算出する。

【0036】移動量の検出は、具体的にはステップS7において表示画素単位の移動量（ ΔX 、 ΔY ）を計算で求め、この移動量に応じてステップS8において情報のシフト命令およびシフト後の画素データを情報転送方式演算回路16から得る。

【0037】その後、この演算結果はステップS9においてX、Yドライバ回路12A～13Bへ出力して処理を終了する。

【0038】図2、3の実施例回路においては、アドレス線a1…と信号線S1……によるマトリクス配線により表示回路とシフトレジスタ回路を合わせ持つことで情報転送記憶表示装置を構成しているが、さらに、固定パターン移動に関する低消費電力化に効果を有する回路例を図6に示す。本回路例は、図3のマトリクス配線を間引き、かつ、パターン移動領域のみのシフト動作も同時に可能とした回路である。本例では、ゲート配線本数は図3と同一となるが、信号用配線の本数を減らすことが可能となる。

【0039】図6において図3と対応する部分は同一の参照符号を付してその説明を省略する。図において、信号線S1と交差する走査線a1、a2との間にはTFT11、TFT21が夫々接続される。例えばTFT11の一端は常時オンであるアナログスイッチSW1と4方向シフトレジスタSR1nとの接続点に接続される。アナログスイッチSW1は前段の4方向シフトレジスタS

R1 (n-1) を介して水平方向の情報ライン IL1 に接続され、水平方向の画像情報 Vdata1 を 4 方向シフトレジスタ SR1n に供給する。

【0040】この 4 方向シフトレジスタ SR1n には垂直方向の情報ライン IL2 も接続され、これにより、左右、上下に画像情報を転送可能である。TFT21 に関しても同様に接続されている。この TFT11, TFT21 およびアナログスイッチ SW1, SW2 が接続されている部分はデータ転送境界部 B を形成するもので、このデータ転送境界部 B に接続されている 4 方向シフトレジスタ SR1n, SR(n+1) … および SR2n, SR2(n+1) … でなる 4 方向シフトレジスタ群は後述するように同一クロック動作のシフトレジスタ形成エリア E を形成するものである。

【0041】これは、図7のごとく、表示画面全体を複數に分割して、夫々斜線で示したように同一クロックでシフトレジスタ動作する領域 E を一定の規則により設け、この様な表示画面に表示される画像に対して表示画面を動画表示領域と静止画表示領域にまず区分けする。

【0042】静止画領域であれば、映像の書き換えが不要であるのでそのまま保持状態とし、動画表示であれば、図5のステップ S1 のように表示画像の移動パターン検出を行い、シフトレジスタ動作での表示が可能であるかの判断を実施する。シフトレジスタ動作での画像移動表示である場合には、移動方向に対応したシフト動作により画像データを転送する。この時、たとえば左から右への移動方法と反対側の画像情報、たとえば図6のシフトレジスタ SR1 (n-1) に保持された画像情報に対しては、領域 E における動画部分のシフト動作後に画像信号配線 IL1 とスイッチ素子 SW1 を通して送られた画像情報を順次送られたあとのレジスタに転送することで該当表示部へ表示情報が転送される。このとき、シフト動作時に、移動画像情報が同一クロック動作する領域、例えば領域 E の外にも移動する場合には、通常時間開放状態である転送信号のゲートとなっているアナログスイッチ SW1 … を閉じることで、画像情報を隣接シフトレジスタ SR1 (n-1) に転送する事が可能となる。この時、転送のためのクロック信号に関しては、アナログスイッチが SW1 が閉じた場合には同期する必要がある、できれば同一配線より供給されるクロック信号が使用されることが望ましい。しかし、独立動作の場合には、これにとらわれることはなく、状況に応じて、転送速度をクロックにより最適化することが可能である。

【0043】また、図6はシフト回路の一部を抜き出しているが、図6に示したように、縦方向にアナログスイッチ SW1, SW2 … を形成し、同様の処理を可能とした回路構成による表示装置がより一般的である。

【0044】区分けされた領域 E の設定方法については、分割境界部 B の配線パターンのズレにより、デバイスパターンが微妙に変化することで、作成デバイス特性

に差異が生じる。このため、形成回路動作波形が区分けした各位置で異なり、特に区分けした境界部 B での表示輝度が異なる現象が発生する。本現象による輝度差の視認性は、境界部 B にライン状に輝度差が生じた場合に、顕著に表示劣化が視認されるが、図7のごとく分割すると輝度の異なる領域がジグザグとなり、表示輝度差の視認性を低く抑えることが可能となる。領域の分割方法に関しては、妨害イメージの視認特性の結果から決定することが可能であるが、分割数が小さい場合には妨害の分散効果が無く、分割数が大きい場合には、分割による妨害イメージの分散効果が大きくなる。しかし、分割数が小さい場合には連続的な輝度差として視認されるが、領域 E 面積を大きく分割する場合と比較すれば、ライン状の欠陥としてみえる平均輝度差を低下させることが可能であることより、分割数を増加させる方法が良いと考える。

【0045】以上の実施例において、液晶画素以外の回路・配線は、非晶質 Si、多結晶 Si、結晶 Si などの半導体材料を 1 種類あるいは複數を組み合わせ、従来の半導体プロセスで十分形成可能であるが、透過型 TFT-LCD に見られように、大型ガラス基板を使用した薄膜プロセスでの形成が容易である。しかし、デバイスの性能を考慮すると多結晶シリコン、特にシフトレジスタ等の回路部については、結晶シリコンであることが望ましい。

【0046】例えば、シフトレジスタ部は、図8(a)、(b) に示されるスタティック型シフトレジスタ回路部 20 と出力バッファ部 21 とによるユニット回路をもとに回路構成することができる。図において、スタティック型シフトレジスタ回路部 20 は、第1のインバータ 20a でなる入力バッファ回路と、第2、第3のインバータ 20b, 20c でなるシフトレジスタ回路となり、出力バッファ回路 21 は第4のインバータ 20d でなる。

【0047】また、スタティックメモリ部に I-V 特性にヒステリシスループをもつ、強誘電薄膜を使用したメモリ性スイッチ素子を使用した回路も利用できる。強誘電薄膜材料としては、PZT、BaMgF4、BaTiO3、Ba(x)Sr(1-x)TiO3 等の材料の使用が可能である。また、メモリスイッチ素子として、カルコゲンガラスを使用した電流制御型負性抵抗素子の利用も可能で、Te、Se 系化合物、例えば Te-As-Ge-Si 系材料がある。

【0048】また、この発明は画像情報の保持を前記のシフトレジスタのようなメモリ素子に限定されることなく、図9に示すような、負性抵抗を有する素子を利用することで、素子構成が可能である。図9はファインセラミックスハンドブックの 709 頁に示されたカルコゲナイドガラス半導体のスイッチング現象 (a) と、メモリ現象 (b) とを示し、いずれも負性抵抗特性を示してい

る。

【0049】以下、シフトレジスタ部のデータ転送機構に関してさらに具体的な回路例および基板上の構成例を示す。

【0050】図10(a)は、スタティック型シフトレジスタ回路を使用したマトリクス型液晶表示装置の1画素分を示す回路構成図で、図10(b)に示したように交流駆動用信号にシフトレジスタの転送クロックCLKを使用した例である。

【0051】図10(a)において、IN及びOUTは、図15(b)に示すように、スイッチ素子SWa、SWbによって指定レジスタへの画像情報を入力し、出力するためのサンプルホールド回路SHの端子であり、その間には図10(a)に示すように、入力バッファ30aと、2つのインバータ30b、30cでなるシフトレジスタSRとが接続されている。クロック信号CLKはDSP信号で制御されるスイッチSWaを介してシフトレジスタSRに供給される。

【0052】画像移動が検出され、今回画像の表示にデータ転送用のシフトレジスタSRを使用する場合には、図10(b)に示したようにDSPオンによりスイッチSWaを閉じてシフトレジスタSRを動作させる。シフトレジスタSRによるデータ転送が完了した後に図中のDSP端子で制御されるスイッチSWaを解放する。シフトレジスタ動作により、端子INより入力された画像情報は2値データであるので、一定の振幅(V1、V2)で交流駆動信号VLCを出力するか、振幅の中間電位($(V1+V2)/2$)を出力するかの選択をする。もし、一定振幅での交流駆動が選択された場合、一定周期での極性反転が必要である。この極性反転信号をシフトレジスタSR用のCLK信号を流用して行う。この選択のため、図10(a)において、シフトレジスタSRの出力側でスイッチSWbを切り替え、クロックにより制御されるスイッチSWcにより得られる一定の振幅(V1、V2)の交流駆動信号を液晶LCに供給するか、あるいは、中間電位($(V1+V2)/2$)を出力する電圧源VGからの出力を液晶LCに供給する。

【0053】ここで、クロック信号CLKの周波数は主に液晶LCの駆動の条件(光学応答特性)から最適値が求められる。低消費電力の要望から、駆動周波数は低い程よいが、画像の動きが不自然にならない程度であることが望ましいことから、通常は、1ミリ秒ないし10ミリ秒程度がよい。しかし、液晶材料の交流駆動の制限が緩和され、表示画像も静止画であれば、10ミリ秒以上の動作であつても構わない。逆に、画像パターンの移動量が大きい場合には、CLK信号の周波数は高くなる。この時、駆動周波数の増加は、消費電力の急激な増加を招くので、専用配線による各画素への信号書き込み法との比較で、低消費電力である方を選択すればよい。

【0054】また、この発明における隣接画素との信号

転送を行うシフトレジスタ回路と、従来型の信号供給配線で形成される回路とは、配線間の交差が多く、回路間の電氣的ショートが問題になると考えられ、回路間の絶縁を十分に行う必要がある。このための回路の分離は、図11に示すように、破線で囲んで示したシフトレジスタ部SRと画素Pとのデータの受け渡しを行う配線で行うことが良い。

【0055】回路動作で、画面全体が移動するような場合に行われる直接書き込みする駆動モードの場合には、直接書き込み用ゲート制御線L1からゲート信号Vg1を与えてトランジスタTr1のみを閉じてLC、CSへの信号の書き込みを行う。また、シフトレジスタSR使用の駆動モードでは、シフトレジスタデータ書き込み用ゲート制御線L2からゲート信号Vg2を与えてトランジスタTr2も閉じて、データ転送用シフトレジスタ駆動で使用する信号を供給する。これに伴い、液晶LCを光シャッターとして利用している場合には、交流駆動の必要からシフトレジスタ駆動に移行したのち、Vcom、Vcsを交流信号駆動する必要がある。図11に示した回路構成のシフトレジスタSRを用いた駆動では、2値表示を実現できるが、従来型直接書き込み駆動モードのみの使用では自然画表示まで可能である。

【0056】一方、形成する回路規模が大きくなるにつれて、歩留まりの低下や配線間のノイズ増大の問題が生じる。対策としては、回路内の信号の種類によって回路分離を実施する方法が考えられる。回路分離例としては、図12のように第1層41のデータ転送回路と第2層42の表示画素回路を層間絶縁膜43で分離した状態で第1の基板44に形成し、各層41、42をコンタクトホールに形成した層間接続電極45によって接続する構造が考えられる。配線間の容量低減のために、層間絶縁膜43は、低誘電率の材料で、膜厚を厚くする必要がある。低誘電率材料の選択のほか、ポラスな膜を形成することで、実質的に膜容量を低減することも可能である。また、図12では、2つの層41、42の分離の構造を示したが、第1層41をさらに分離し、例えば図11におけるサンプルホールド回路SHとデータ転送方向を選択するスイッチ素子Tr1、Tr2を含む画素部Pを分離形成することも可能である。

【0057】回路形成の順序としては、サンプルホールド回路SH、データ転送選択用のスイッチ回路、表示画素回路Pを形成するのが歩留まりの面で有利である。また、データ転送選択用のスイッチ回路、サンプルホールド回路SH、表示画素回路Pの順で形成すると、ノイズ対策上で有利である。

【0058】従来型の直接信号書き込み表示とデータ転送型表示とを組み合わせるこの発明を実施するにあたり、シフトレジスタへのデータ転送をスイッチ素子により制御するために、スイッチ素子を独立して制御する場合がある。このためには図11の制御用信号線L1、L

2のように、従来型の表示装置の走査信号線と同数必要である。この信号線の数を減少させるには、従来型駆動の走査信号線L1をL2と兼用して利用することが望ましい。そのためには、制御信号レベルを幾つか設けることで、直接書き込み用スイッチとデータ転送用スイッチの開閉状態を制御する方法がある。

【0059】図13(c)は、データ転送用スイッチを閉じる電圧VCS'の電圧源を別に設けた例であり、具体的にはスイッチ素子Tr2のしきい電圧Vthを高く設定した例である。従来型書き込みでは、図13(a)のように、ゲート信号VgによりトランジスタTr1のみが閉じるように動作させる。そして、データ転送型表示の最初の信号入力時には、図13(b)の通り、シフトレジスタをセットしてトランジスタTr1, Tr2のスイッチを同時に閉じる。このことで、トランジスタTr1を介して表示信号がシフトレジスタ回路へも供給される。信号供給後にゲート制御信号Vgがオフになり、トランジスタTr1は解放状態となるが、Tr2はゲート接続された容量Cs'によって閉じた状態が持続される。2値データの表示であれば、Tr2による開閉動作で、シフトレジスタからの白・黒表示信号を制御する。一方、データ転送型表示から従来表示に変更する場合には、図13(b)に破線で示したリセット信号により、Tr2のゲートに接続した容量Cs'をリセットすることで、データ転送型表示を解除できる。その後、図13(a)の従来駆動の書き込み信号をTr1に加え、信号の書き込みを行えばよい。

【0060】今まで説明した回路の構成では、黒・白の2値データのみしか表示できない。そこで、図13(c)に示したようにトランジスタTr3を追加することで、アナログデータ表示を可能とした。すなわち、シフトレジスタのサンプルホールド回路をアナログ型にして、アナログ表示信号が保持できるようにし、トランジスタTr1, Tr2を介してアナログ信号を記憶する。記憶したアナログ信号によりTr3の抵抗を制御することで、基準電圧Vrefあるいは、VcomとVcsより加えられる交流駆動信号の大きさを制御できるので、液晶等の交流駆動を必要とする材料をアナログ的に駆動できる。

【0061】ここで、制御信号レベルを適宜変えることで駆動法の選択を行う例として、図14(d)に示すN型とP型のスイッチ素子Tr1, Tr2を使用する方法も考えられる。本例では、直接書き込み駆動のスイッチをN型Tr1、データ転送駆動のスイッチをP型の半導体素子Tr2で形成した例である。駆動信号は、直接書き込み型では図14(a)の駆動信号でN型のTr1のみを閉じる。一方、データ転送型に表示を変える場合には、図14(b)の通り、Tr1を閉じて表示材料に信号を供給した後に、P型トランジスタTr2を閉じて、シフトレジスタへの信号供給を実施する。この回路で

は、表示電極からシフトレジスタへの信号供給を行う場合に、シフトレジスタの負荷容量のために、電位変動が生じる。そのため電位変動分に対応した量をオフセットさせた信号をデータ転送型駆動を行う時に入力するか、電位低下分を補正するようにシフトレジスタのサンプル回路にオフセット回路を設けることで変動に対応した信号補正を行うことが可能である。データ転送型駆動では、画像の移動に対応して、シフトレジスタの表示データの転送が行われる。この時、Tr2が閉じていた場合、データ転送時に表示材料(液晶材料)や補助容量にも信号を供給する必要がある。画像の動きが大きい場合には、表示タイミングより短い周期で、次のデータが転送されるために、表示材料への信号書き込みは実際には表示に寄与しない。そこで、画像信号のリフレッシュ周期よりも短い時間でのデータ転送がなされた場合には、Tr2を解放してシフトレジスタの動作のみでデータ転送動作をさせることで、低消費電力化が計れる。また、表示のリフレッシュのタイミング時には、Tr2を閉じて信号を書き込めばよい。もちろん、静止画では、Tr2を解放のままで駆動信号を加えても良い。

【0062】図15(b)にデータ転送型表示装置の基本回路例を示す。表示画素のユニットは図15(a)の通りで、隣接するX方向あるいはY方向の同様のユニットから信号xi, xi+1, yi, yi+1を取り込み保存する。転送方向は、図15(b)のスイッチ回路のように信号xi, xi+1, yi, yi+1の入力側の選択回路SWaと保持した信号xi, xi+1, yi, yi+1を出力する方向を選択する回路SWbよりなる。この時、スイッチ回路は図15(c)のように制御信号Gxi, Gxi+1, Gyi, Gyi+1により制御される独立したスイッチが入出力側で合計8個必要で、制御信号Gxi, Gxi+1, Gyi, Gyi+1を入力する配線についても最大で同数必要となる。そこで、1回のデータ転送方向指定に際して、転送方向は一意(X方向あるいは、Y方向)で、入力方向と出力方向は重ならないものとする。選択スイッチを制御する論理回路は図15(d)のようになる。出力段のAND回路AND1~AND4は、次ユニット回路への信号出力タイミングをとるために設けられている。この回路構成により、8本の制御信号用配線を、XまたはY方向を指定する信号が入力される端子Aに接続された第1の配線と、シフト方向を決める信号が入力される端子Bに接続された第2の配線との2本にすることが可能となる。これらの信号は、映像の移動方向が画面全体で一定方向であれば、図15(d)の端子A, Bの信号は同一になる。また、部分的な画面の移動に関しては、移動方向を指定する信号を局所的に変える必要がある。そこで、一般的な端子A, Bの回路接続としては、表示画面を分割し、ブロック化された表示画素毎に、転送方向の信号を供給することが望ましい。この時、図15(d)の回路

は、各ユニット回路（表示画素）毎に形成することも可能であるが、数ユニットを代表させて制御信号を生成することが効率的である。本選択回路は、2個のインバータI1、I2ならびに4個のNOR回路NOR1～NOR4であり、1および0のデジタル信号を使用しての回路構成となっているため、白・黒の2値表示を行う回路での適用に優れているが、アナログのサンプルホールド回路を使用した、多階調表示素子での利用も可能である。

【0063】この発明の表示装置は、前述したように、半導体プロセス技術を適用して回路を形成できる。そこで、この半導体プロセス技術を応用して、データ転送用のシフトレジスタ構造を図16のようにすることが可能である。

【0064】図16において、表示データは蓄積容量C1～C5に保存されて、その電荷によって制御されるスイッチ素子Tr1～Tr5により表示材料CLC1～CLC5に加えられる電圧が制御される。この蓄積容量C1～C5に保存された電荷は、電荷移動用の電極の位相制御されたバイアス電圧駆動により、順次転送されていく。液晶材料の場合には、交流駆動の必要から、Vddあるいは、Vcomに交流信号を加える必要があるが、Vdd1、Vdd2のように交互に交流信号の位相を反転させることで、表示材料に加わるノイズの影響を低減できる。

【0065】ここで、電荷を順次転送する回路構成としては、図17の通り電荷移動用の電極M1～M7に位相を制御した電荷移動用の信号φ1～φ4を入力することで、表示信号（電荷）を隣接電極に転送できる。転送された電荷により、スイッチ素子が駆動され表示が行われる。信号転送方法としては、公知であるCCDセンサの撮像信号転送法に従って行う方法も考えられる。

【0066】しかし、一般のCCDでは電荷の転送方向は一方向のデータ転送であるが、この発明の実施のためにはX、Y方向でかつ、双方向の電荷移動が可能でなければならない。X、Y方向の転送を実現するために、図17の転送信号用電極M1～M7を2次元構造にし、かつ、転送方向でない転送電極を高い逆バイアス（電荷の掃き出しモード）下にするすることで、転送時の電荷ロスを少なくできる。また、隣接する表示部のデータ転送を互い違いにおこなったり、交互に転送を停止する方法をとることで、転送信号の減衰・対ノイズ性能を向上できる。

【0067】この発明の表示装置では、多階調信号のフルカラー表示が行える実施の態様が最も望ましい。多階調表示を行う上での問題は、液晶材料が代表例として挙げられる交流駆動への適用である。サンプルホールド回路によりDCレベルの階調信号を保持した場合でも、ある一定期間の後には、交流信号を加える必要があることから、信号反転する必要がある。この問題の解決の方

法としては、アナログ信号をトランジスタスイッチ素子のゲートに加えることで、抵抗成分での信号書き込みの時定数を制御する方法が考えられる。

【0068】図18(a)は、その一例を示す回路構成図で、隣接画素回路からの信号をサンプルホールドするスイッチSWa、容量素子CおよびアナログバッファAMPによる回路と、その出力信号により抵抗が変化する素子Trを液晶素子Lcに接続している。液晶素子Lcは高抵抗体であるが、厳密には内部抵抗を有しているので、電圧は、図18(b)の抵抗RTRとRLCとに抵抗分割された電圧が加わることになる。抵抗RLCの抵抗値を調整するために抵抗材料に導電材料を添加する方法などをとると、材料特性を低下させる結果となるので避ける必要がある。この場合には、補助容量Csに適当な並列抵抗を付与することで回路を構成できる。また、図18(c)に示したように、分圧用抵抗素子RTRXをTFETで作成し、また、データ転送方向選択用スイッチ素子等の駆動・表示タイミングに同期させるための印加時間制御のためのスイッチ素子SW1、SW2を付与する構成も考えられる。ここで、抵抗RTRXは、高いしきい値Vthのダイオードのオフ抵抗を利用してもよい。液晶材料間に抵抗を接続するこの実施例の構成は、表示電極が平面的に形成されるインプレイン法による表示素子について特に有効である。

【0069】一方、同期のためのスイッチ素子SW1、SW2は、基準電圧Vrefとの同期にも利用可能で、Vrefに加えられる交流信号の周波数が、液晶の駆動タイミングと全く一致していなくても、データ転送のタイミングに同期されていれば、交流信号の適当なタイミング（交流駆動となるタイミング）で、スイッチ素子SW1、SW2を閉じることで、交流信号を入力可能である。これは、常にVrefの信号周期と、シフトレジスタ動作タイミングが同期されていなくても構わないことを示す。また、アナログバッファAMPは、電圧印可用のスイッチSW1、SW2が閉じた状態で、目的とする駆動信号が出力されていればいいので、SW1、SW2の駆動タイミングにあわせた、アナログバッファAMPの低消費電力化が行える。

【0070】図18(b)、(c)の例は、抵抗分圧により駆動信号を決定する方法をとっているが、表示画面全体で作成した分圧抵抗の分布をみると、プロセスの難しさから、かなりのばらつきが発生すると考えられる。図18(b)の回路構成では、分圧回路の抵抗RTR、RTRXが、同一プロセスで作成された素子であることが多いので、分圧回路としての再現性は高いと考えられるが、完全ではない。そこで、図18(d)のようなランプ波VRAMPを使用しての交流駆動法が考えられる。図19(a)、(b)に動作波形を示す。

【0071】図19(a)の例では、破線で示したVdata信号との比較用ランプ波VRAMPが入力され、電圧

がほぼVRAMP<Vdata+Vth(Di)に達すると、いままで順方向のダイオードDiが駆動されていて低抵抗となっているため、図18(d)のTR3にオンのバイアス電圧が加わっていたところが、ダイオードDiがオフになることで、TR3のバイアス電圧がオフレベルとなる。このとき、Vに同期した三角波Vref(液晶駆動用信号)の信号供給が切られるので、TR3が解放となるタイミングにより、液晶に加わる電圧が制御される。駆動信号は、連続した振幅信号である必要はなく、図19(b)に示すように、液晶の保持特性に見合ったタイミングで、リフレッシュを実施すればよい。また、図19(a)の通り、信号書き込みをするまでに、目的とする駆動信号以上の電圧印加がなされるが、図19(b)のように駆動間隔をたとえば5ms以上1s程度まで開ける方法や、ランプ信号を下降電圧ではなく、上昇電圧で駆動する回路構成とし駆動する事も可能である。

【0072】また図19(c)のように、入力三角波Vrefに、オーバーに印加された電圧をキャンセルできるような信号が印加できるようにオフセット成分を設け、実効電圧が最適化される電圧設定とする方法も考えられる。なお、以上の説明はランプ波VRAMPを使用している交流駆動法について述べたが、これに用いられる波型としては、三角波以外に例えばのこぎり波、矩形波、サイン波、液晶材料の透過率特性や γ 補正値を考慮した波形などでも良い。特に、図18(e)に示したように、トランジスタTR3に供給される電圧信号Vrefとして矩形波を用い、この電圧信号Vrefの印加時間を図19(d)に斜線で示したようにコントロールすることで、液晶材料に加わる実効電圧を変えることができる。この駆動方法は、実効値電圧に応答するタイプの液晶材料においては、特に有効である。本発明のマトリクス型表示装置は、以上に説明してきたように、静止画とパターン画像の移動に対して低消費電力化を実現することができる。今後、小型の情報機器用端末の表示部の低消費電力化となれば、大型表示デバイス(例えば、部屋の壁一面の表示画面)の低消費電力化の必要性が高く求められる。しかしながら、大型表示デバイスでは、表示画面一面に一つの画面が表示されるのは、映画鑑賞などの迫力ある映像を楽しむ場合に限定される。日常生活での一般的な表示装置の動作としては、幾つかの表示ウィンドが開かれ、それらが必要とされる適度な大きさ、表示レスポンス(リフレッシュタイミング)で動作している。ここで、注目している表示ウィンドは、その開かれているウィンドの数個にすぎない。ゆえに、低消費電力化を考えた表示では、表示装置利用者の注目度に応じて表示の重みづけがなされる表示方法が効率的であるといえる。表示方法の重みづけ付与および、表示装置の画素数の増加や複数の画像ソースに対応した映像処理は、CPUを使用した画像信号処理系となることが予想される。

CPUパワーを利用した画像処理技術は、柔軟な映像情報の処理に適し、この発明の表示映像の動き成分の検出回路等に大いに有利である。CPUパワーによる処理では、従来型の表示装置のような、RGB信号すべてと駆動タイミング信号を送ることで画像表示するのではなく、各表示装置の構造に対応したドライバで転送すべき情報フォーマットが作成された後に転送され、表示装置近くに設けた(あるいは内蔵された)CPU(あるいは転送データ展開用ハードウェア)により展開されて、表示装置用の駆動信号となる。駆動信号は前述の通り、駆動ドライバにより選択できるために、表示装置の構造にあったドライバソフトを幾つか用意することで、使用する目的(動画情報、静止画情報)、使用者(年齢、好み)により適宜選択可能である。

【0073】駆動ドライバは、ソフトウェアであるために、表示画像のソースに付与する方法で供給することも可能である。これは、映像ソースを提供する側が望む情報表示方法(表示色数、解像度、静止画・動画のレベルなど)を付与できることを意味する。このとき、展開用ドライバソフトは、個々の装置に対応したソフトを含んでもよいが、規格化された表示形式のパターンを指定する方法が良いと考える。全画面の動画表示をした場合等で、表示装置の能力不足のために高速な自然画像が表示できない場合があるかもしれない。このとき、全画面表示であっても、画面周辺部(例えば、映像ソースを提供している側が表示しているコントロールパネル部分)は静止画表示となっている可能性が高い。このような静止画表示部分の情報が、表示画像のリソースにあらかじめ含まれていれば、動画検出処理の領域を減らすことが可能となる。以上のような構成により、使用者の多様な要求を少ない消費電力で実現できるマトリクス型表示装置が構成可能となる。

【0074】次に、装置本体の構成であるが、図7の考えにより表示装置基板50上で分割した表示部(表示基板自体が分離されていても可)の各エリア部Eに図20(a)に示したように画像処理用チップPCを設ける。このとき、チップPCは表示装置部を形成する半導体プロセスにより形成するが、結晶シリコン等の利用ができない場合には、あらかじめ結晶シリコンでデータ処理チップPCを形成後、リフトオフ等でチップPCを分離し、マトリクス型表示装置に形成した配線パターンに張り付ける方法などが採用できる。

【0075】与えられた映像データは映像データ分割回路51で分割されて、表示装置対応のデータが生成され、分割映像データ出力部52から各々の映像処理チップPCに与えられる。

【0076】図20(b)はこのように形成された画像処理用チップPCのデータ処理フロを示すもので、隣接映像処理チップからのデータが、分割映像データおよび駆動表示法を示す信号とともにステップST1に与えら

れて、担当表示エリアの表示装置に適した駆動法が決定される。この決定された駆動法にしたがって、ステップST2において隣接映像処理チップへの情報が作成されるとともに、ステップST3において駆動装置へのデータが作成される。ステップST2の出力は隣接映像処理チップに供給され、ステップST3の出力は表示部回路へ供給される。処理チップを設ける場所としては、表示画素を形成した配線パターン基板の裏側にチップを張り付けて回路形成することも可能である。この場合は、作成したチップをそのまま実装可能である。このとき、図21に示す通り、基板50の表裏の電気的接続は、基板表裏方向のみに導電性をもつ異方性導電材料60を圧着することで各端子間の接続ができる。分割した各部に設けたチップPCは、書き換えの画像情報あるいは、表示画像データの移動情報を外部データバスより受けとり、隣接するチップからは、画像移動によりチップが処理すべき画像情報の転送を受ける。また、チップは静止画などで表示処理に余裕があれば、画像処理を隣接するチップに任せ、休止チップは処理後のデータを受け取り出力するパイプとして機能させることも可能である。本方式では、休止チップの消費電力を下げることが可能である。以上のような表示装置により、使用者の多様な要求を満たしながら特に低消費電力を実現したマトリクス型表示装置を提供できる。

【0077】

【発明の効果】以上述べた如く本発明によれば、表示画像情報に対応して最適なデータの書き換えが可能となり、静止画表示あるいは、部分的な動画表示時に対し、大幅な消費電力の低減が可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の態様の全体構成を示す図。

【図2】図1の実施の態様における表示部回路構成を示す図。

【図3】図1の実施の態様における他の表示部回路構成を示す図。

【図4】図3に示した表示回路構成をカラー表示に用いた場合のシフトレジスタ間の配線接続方法に関する構成を示す図。

【図5】ポインタ等の移動に対し、本装置が行う表示動作を示すフローチャート。

【図6】図1の実施の態様における更に他の表示部回路構成の一部を示す図。

【図7】最小限の回路動作が統一的になされる領域分割の一例を示す図。

【図8】双方向スタティック型シフトレジスタを構成する場合の基本となる単位回路の例を示す図。

【図9】表示素子に利用されるスイッチ素子である負性抵抗素子のV-I特性の例を示す図。

【図10】本発明の他の実施に態様に用いられる画像情報転送記憶表示素子の構成を示す図。

【図11】本発明の更に他の実施に態様に用いられる画像情報転送記憶表示素子の構成を示す図。

【図12】図11の実施の態様の表示素子の構造を示す断面図。

【図13】本発明の更に他の実施に態様に用いられる画像情報転送記憶表示素子の構成および駆動波形を示す図。

【図14】本発明の更に他の実施に態様に用いられる画像情報転送記憶表示素子の構成および駆動波形を示す図。

【図15】本発明に用いる画像情報の転送回路の構成を示す図。

【図16】更に他の画像情報の転送方式を示す回路図。

【図17】図16の回路の構成を示す概略断面図。

【図18】本発明の更に他の実施に態様に用いられる画像情報転送記憶表示素子の構成およびその種々の変形例を示す構成図。

【図19】図18の回路の動作を説明するための波形図。

【図20】本発明の更に他の実施に態様に用いられる表示素子の基板上における映像処理チップの配置およびその動作を示すフローチャート。

【図21】本発明の更に他の実施の態様の構成を示す断面図。

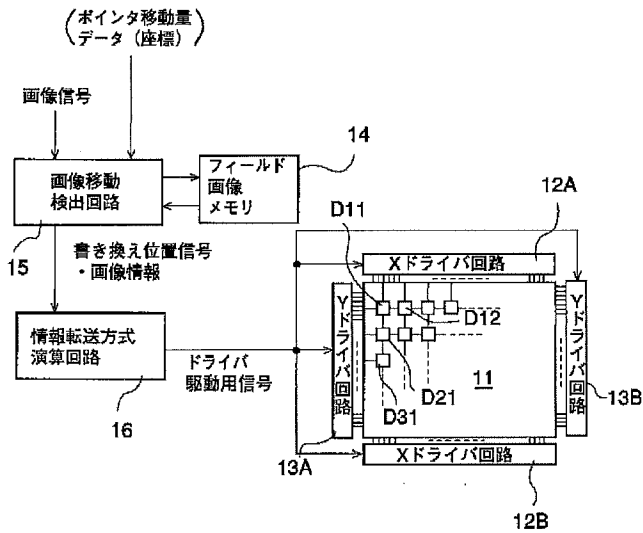
【図22】従来の表示装置の構成を示す図。

【図23】従来の表示装置の画素部の構成の一例を示す回路図。

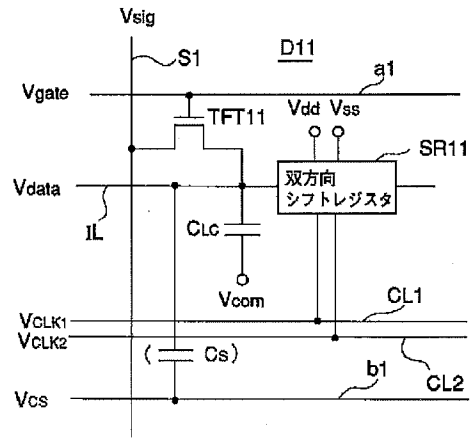
【符号の説明】

11…表示部
12A, 12B…Xドライバ回路
13A, 13B…Yドライバ回路
D11, D12, D21…表示素子
14…フィールド画像メモリ
15…画像移動検出回路
16…情報転送方式演算回路
SR11…双方向シフトレジスタ
S1…信号線
a1…アドレス線
b1…補助容量線
CL1, CL2…クロックライン
TFT11…TFTスイッチ
CLC…液晶容量
SR11a…4方向シフトレジスタ
20…スタティックシフトレジスタ部
出力バッファ部
SH…サンプルホールド回路

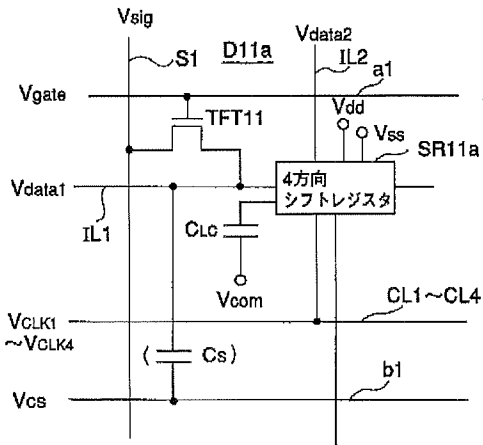
【図1】



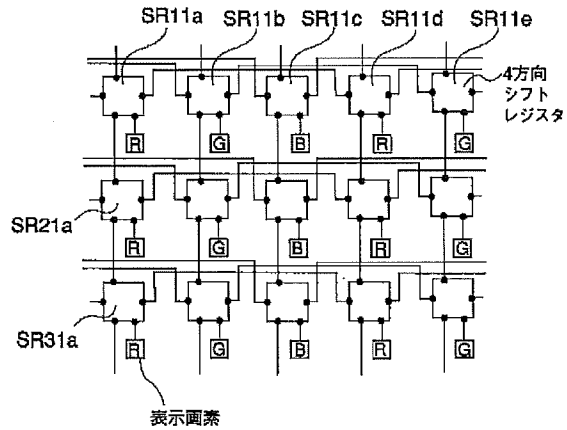
【図2】



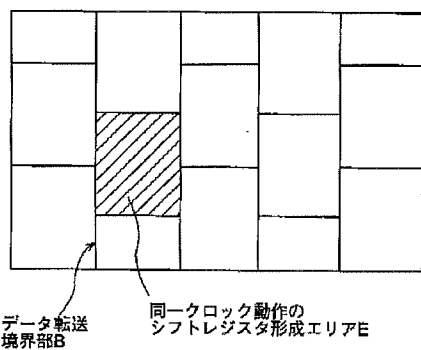
【図3】



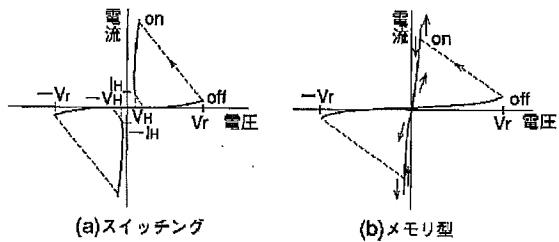
【図4】



【図7】

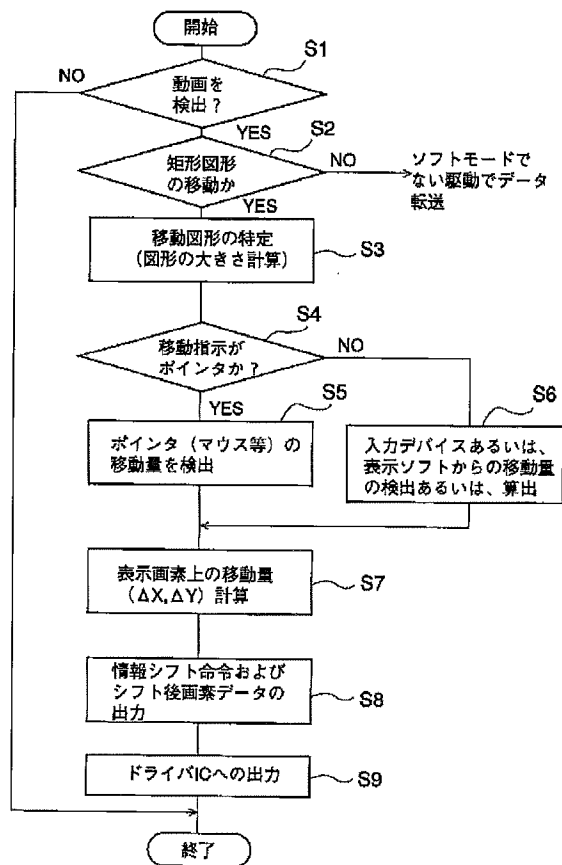


【図9】

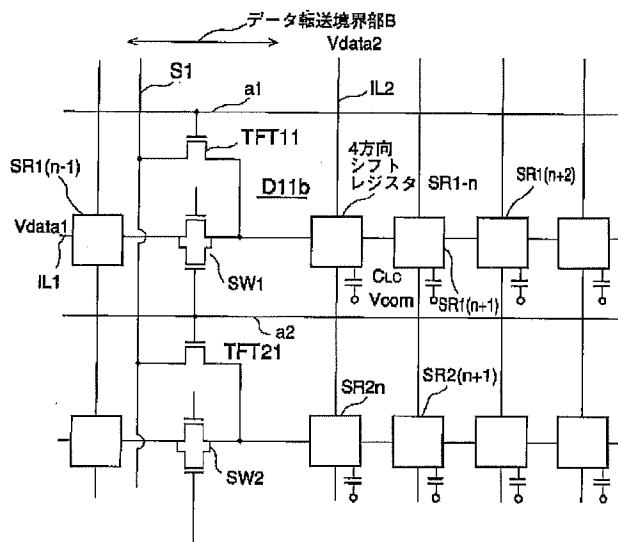


カルコゲナイドガラス半導体のスイッチング(a)およびメモリ(b)現象

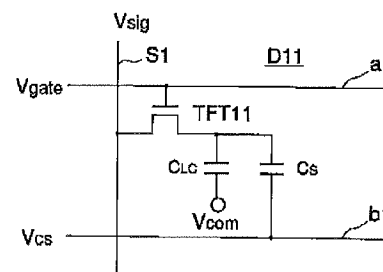
【図5】



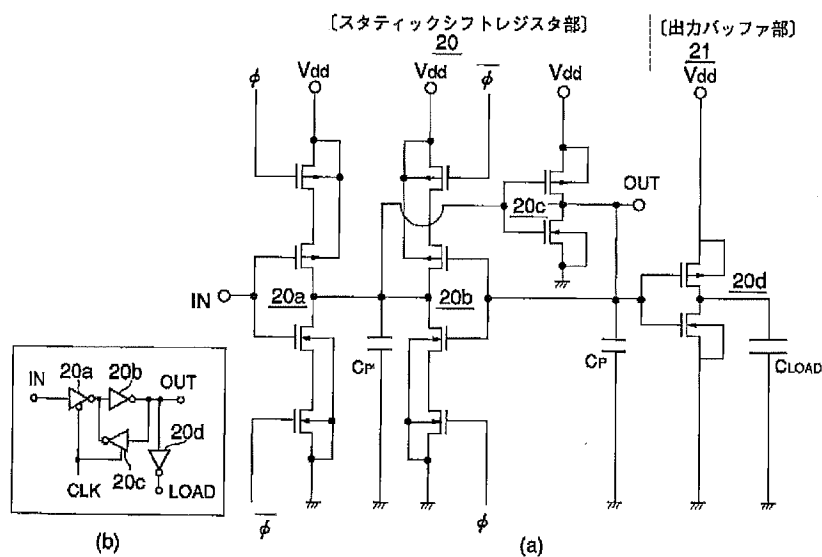
【图6】



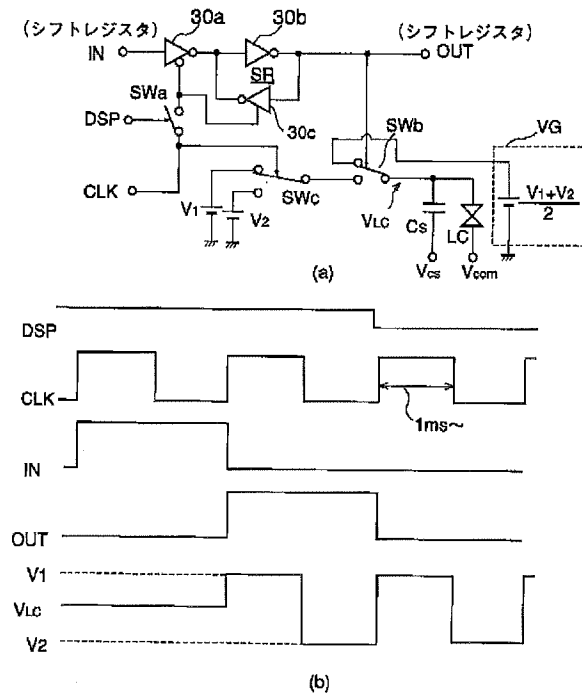
【图 23】



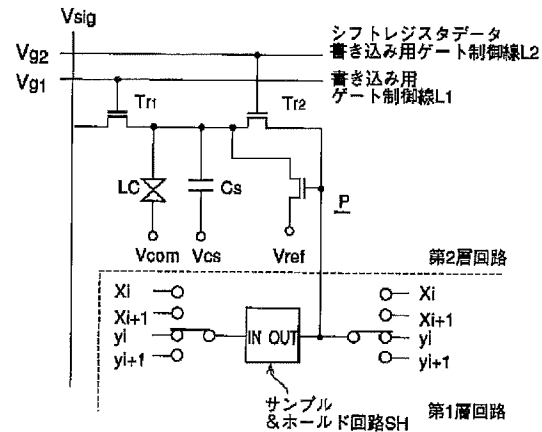
【図8】



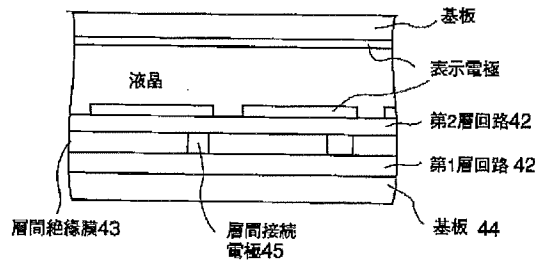
【図10】



【図11】

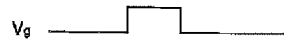


【図12】

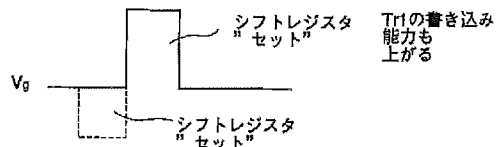


【図13】

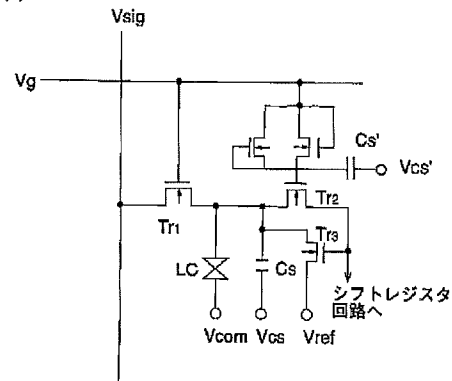
(a)従来スキャン書き込み



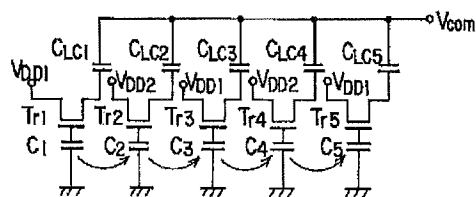
(b)シフトレジスタ動作 (動作切り換わり時)



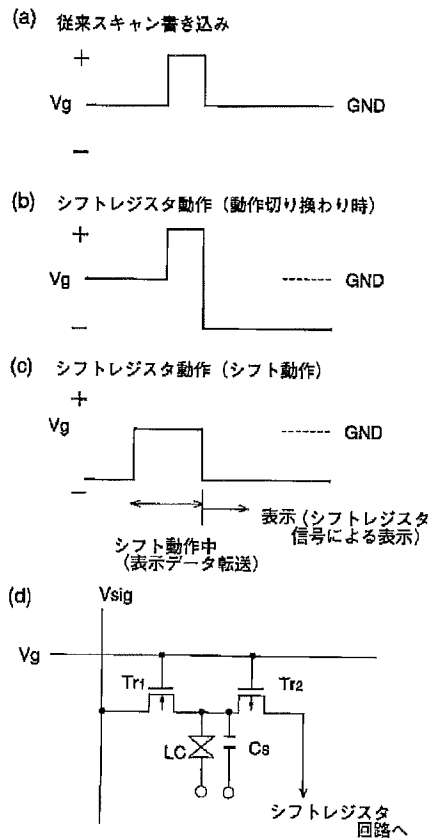
(c)



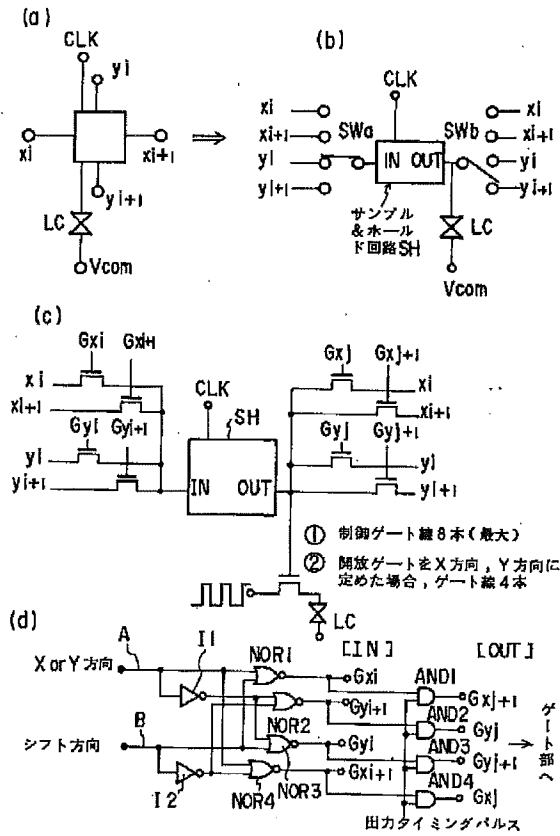
【図16】



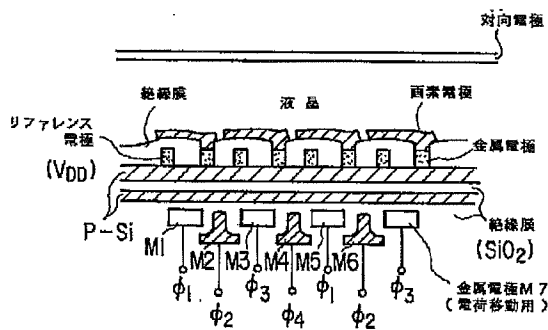
【図14】



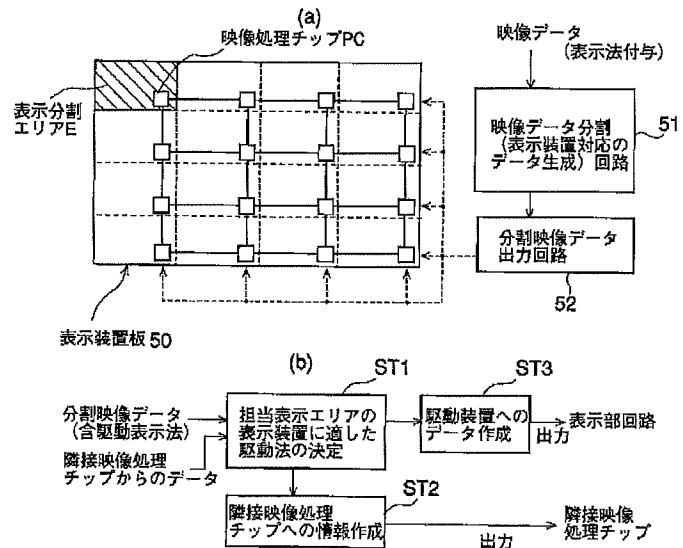
【図15】



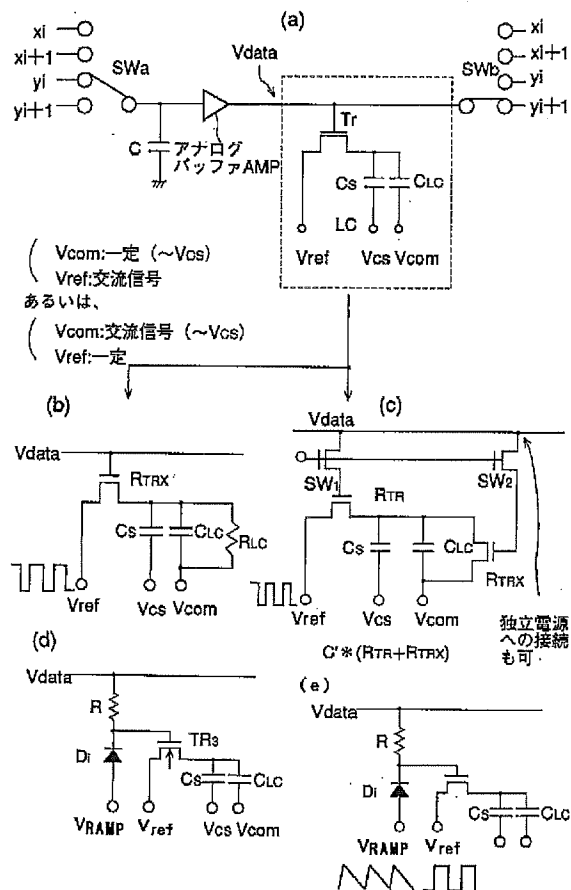
【図17】



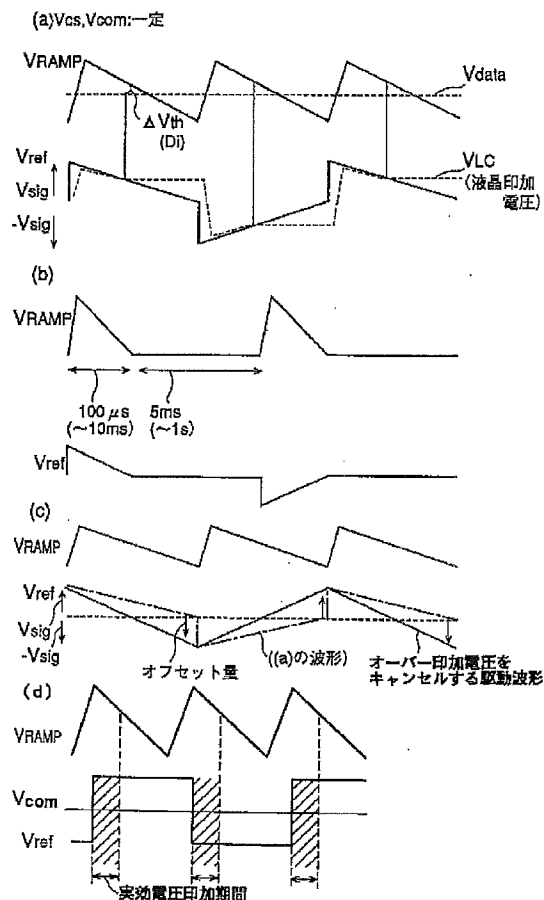
【図20】



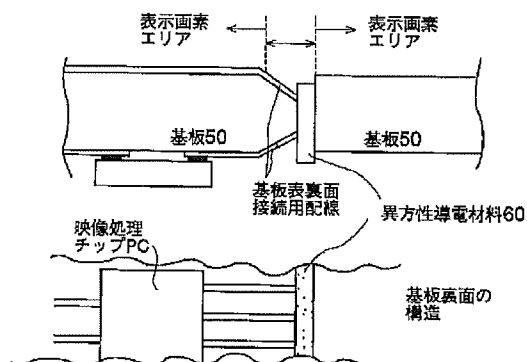
【图 18】



【图19】



【图 21】



【図22】

